

集成电路 EDA 设计精英挑战赛 组织委员会文件

关于2023第五届集成电路EDA设计精英 挑战赛命题指南发布的通知

为促进集成电路设计自动化(EDA)领域创新生态发展和卓越人才培养，为推动集成电路EDA设计精英挑战赛进一步向高水平发展，并为2023年第五届竞赛做好准备，现面向国内外优秀集成电路 EDA 企业及集成电路相关企业（如设计、制造、封测）、学术组织等征集赛题。

一、命题领域及引导方向

竞赛继续以产学研深度融合为主要运作方式，打造高水平的命题型、开放型专业赛事。命题应聚焦于集成电路 EDA 技术发展中的重点领域和重点问题，引导创新。

本届竞赛的赛题命题可关注的技术领域与技术方向包括，但不限于：

- 数字逻辑设计、验证、物理实现等相关工具

- 模拟集成电路设计自动化等相关工具
- 射频电路、片上电磁场仿真等相关工具
- 工艺模型、可靠性、晶圆制造、封装等相关工具
- 人工智能、大数据、异构计算等先进软/硬件技术在

EDA中的应用

- 先进设计方法学在集成电路设计中的应用

本届赛题鼓励赛题与智能EDA结合。同时，重点关注“逻辑综合”、“DFT”等领域，可关注的技术领域与技术方向包括，但不限于：

- 高层次逻辑综合及相关工具
- 门级逻辑综合及相关工具
- 物理信息驱动的逻辑综合及相关工具
- 自动测试图样生成(ATPG)及相关工具

建议命题单位在相关技术领域持续命题、持续深化、持续创新，从而加深创新深度，实现核心技术领域突破。

鼓励 EDA 企业、学术组织、设计/制造/封测企业等联合命题。

鼓励在自主可控计算架构上搭建命题实施环境。

二、重点赛题与打榜机制

为进一步提高竞赛水平，打造国际一流学术竞赛，本届竞赛将试行打榜机制，进一步优化赛题实施过程。

组委会将在企业/学术组织等提报的赛题中，遴选有打榜潜力的赛题，并进一步优化提升赛题质量，吸引更高水平的参赛队。

赛题如有意向参与打榜机制，需在提报时主动注明，同时赛题需满足以下条件：

1. 根据各赛题的实施情况，在赛题命题指南中明确 Case 发布的时间点和 Case 类型。

2. 赛题发布后1个月内，打榜赛题需要发放第1批 Case 及评测脚本，竞赛周期内至少发放2批 Case（不包括最终验收 Case）；企业也可以一次性全部发放全部Case；

3. 参赛队在Case及评测脚本发布后，可以实时看到自己赛队成绩；

4. 学生按月定期提交更新作品，网站根据最新提交作品结果同步所有赛队的成绩及排名。

三、赛题难度与体量

常规赛题难度可参考往届竞赛，赛题体量建议控制在60天左右可完成（每支参赛队不超过3人）。

四、赛题申报

命题企业填写“附件一：集成电路 EDA 设计精英挑战赛题申报表”，并在5月21日前发送至赛事组委会指定邮箱

(jiangtian@icisc.cn) ，以收到确认邮件为准。逾期组委会不再接收赛题。

每家命题企业最多可提报两个题目。

五、赛题评审

赛题申报结束后，组委会将组织TPC委员会专家对命题企业提报的赛题进行评审，在同一方向上从企业申报的赛题中优选入赛题。

赛题评审主要关注：

- 赛题的工作量及合理性
- 赛题的先进性及学术价值
- 命题企业在该方向上的影响力
- 赛题的延续性

六、赛题准备

通过评审的赛题，在竞赛技术委员会专家的指导下进一步进行赛题指南、赛题技术环境、Benchmark等后续赛题具体命制工作。

七、往届赛题回顾

扫码查看



八、竞赛主要时间节点

竞赛节点	常规赛题	打榜赛题
发布通知	2023年4月	2023年4月
命题指南发布	2023年5月9日 (ISEDA大会)	2023年5月9日 (ISEDA大会)
赛题发布、启动报名	2023年7月中	2023年7月中
发布Case及评测脚本	2023年9月中	2023年8月中
赛题宣讲及辅导	2023年7月-10月	2023年7月-10月
作品第1次提交	/	2023年9月初
第1次测试打榜发布	/	2023年9月中

作品第2次提交	/	2023年10月初
第2次测试打榜发布	/	2023年10月中
作品报告审阅	2023年10月下旬	/
最终提交	2023年11月初旬	2023年11月初
技术验收	2023年11月中旬	/
决赛及获奖公布	2023年12月初旬	2023年12月初旬

九、其它

- 赛题需提供统一服务器环境，原则上由组委会协调服务器硬件资源，由命题单位搭建赛题环境，并由组委会统一管理；
- 命题单位须提供完成赛题必要的 License 等相关资源；
- 赛题Benchmark要求公开（包括 Public Case 和 Hidden Case），其中 Hidden Case 可在赛后公开；
- Hidden Case 须与 Public Case 在难度、复杂度等保持一致；
- 赛题指南(命题申报结束后准备) 需提供中/英文两个版本，两个版本内容需保持一致；
- 命题单位有义务提供赛题相关宣讲、培训、验收、答辩等相关支持；

- 命题单位需指定一名命题人，负责竞赛过程协调本单位相关事宜；
- 赛题知识产权(赛题指南、赛题 benchmark)由命题单位与赛事组委会共同拥有。

集成电路 EDA 设计精英挑战赛组委会



附件一：《集成电路 EDA 设计精英挑战赛题申报表》



(扫描上方二维码下载)