

2024 中国研究生创“芯”·EDA 精英挑战赛

赛题指南

一、赛题名称

考虑逻辑复制的超图分割算法设计

二、命题单位

上海思尔芯技术股份有限公司

三、赛题主席

陶俊（复旦大学）

四、赛题背景

随着集成电路设计规模越来越大，硬件仿真平台难以用单个 FPGA (Field-Programmable Gate Array) 仿真高达数十亿门规模的设计。因此，我们需要应用多 FPGA 系统处理此类工程。图 1 中展示了一个由 4 颗 FPGA 组成的仿真系统。在实际应用中，大规模的设计可能会调用包含数十颗 FPGA 的系统，在这种情景下，分割算法的质量和速度成为了新的挑战。如果不能保证合理的分割结果，DUT (Design Under Test) 的运行频率会受到极大的影响。一个好的分割算法可以在可控的时间内给出

一个对时序优化有利的且易于 FPGA 内部布局布线的分割结果。与此同时，对于部分特定电路逻辑的复制也可用来辅助优化分割结果。



图 1 Quad VU440 Prodigy 芯神瞳逻辑系统

五、赛题描述

问题的输入由 DUT 和 FPGA 组网两部分组成。DUT 包含了电路单元与连接它们的线网，信号从线网的驱动节点出发，到达它的所有被驱动节点。如图 2 所示，将 DUT 中各个逻辑单元表示为节点，线网表示为超边，它的连接关系被抽象为超图表示。对超图进行分割即可决定 MFS (Multi-FPGA System) 的部署方式。信号在 FPGA 之间传播带来的延时要比 FPGA 内部高很多，所以要尽量减小被切割的线网数目。例如在图 3 中，划分 B 比划分 A 更好，因为它仅有 2 条线网被切开，而划分 A 有 4 条。

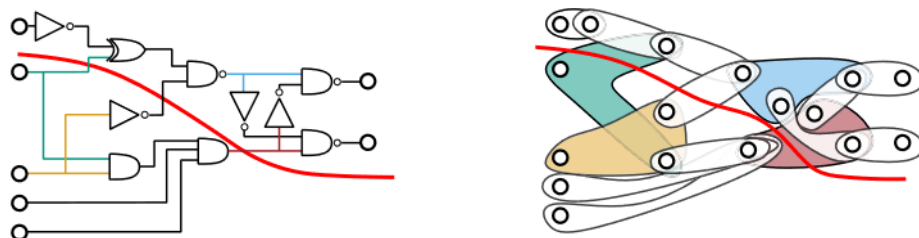


图 2 电路与超图划分关系示意图

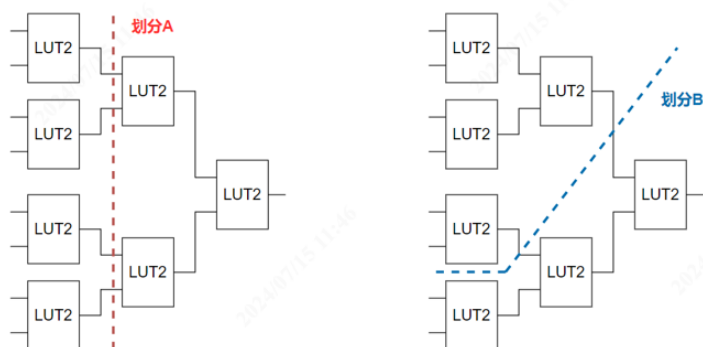


图 3 划分方案示意图

在 MFS 中，FPGA 之间并不是两两之间都有互联，信号只能在直接互联的 FPGA 之间传递。FPGA 组网描述了 MFS 中 FPGA 的数目和他们之间的连接关系。下图所示的是一种最常见的二维网格结构，组网中包含 9 个 FPGA 以及它们之间的 12 条双向连线。假设一个信号的驱动和被驱动单元分别位于 FPGA A 和 F 上，由于这两个 FPGA 没有直接的互连线，它需要经由若干其他 FPGA 进行信号中转，这种行为被称为 “FPGA-hop”。在这个例子中，它需要至少两个额外的 FPGA，例如经过路径 A-B-E-F 完成通信。这种情况下由于信号多次经过 FPGA 外部连线，延时会成倍地增加。将 DUT 部署在 MFS 上时，需要尽力避

免 hop 或者最小化 hop 的距离。同时，由于整个 MFS 的延时取决于最大延时，因此本赛题要求分割方案的最大 hop 距离不能超过给定上限。本赛题将 hop 距离简化定义为这两个 FPGA 在组网中的最短路径长度，在上面的例子中，FPGA A 与 F 之间的 hop 距离为 3。

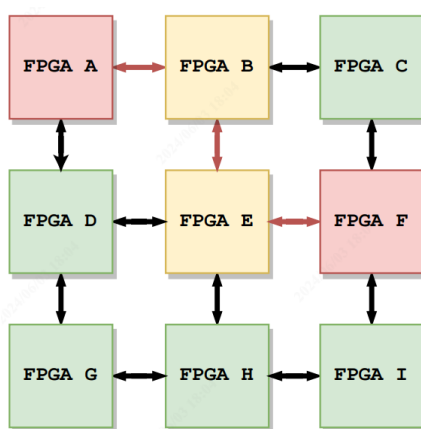


图 4 FPGA-hop 示意图

FPGA 具有固定的可编程资源，综合工具利用固定的资源来实现用户定义的性能目标。每个 FPGA 能承载的电路规模由它能提供的资源量和电路消耗的资源量共同决定。本赛题中考虑 8 种常见的 FPGA 资源，他们是 FF、LUT、BUFG、TBUF、DCM、BRAM、DSP、PP。分割方案需要保证每一个 FPGA 上的每一种资源的使用量不超过上限。

当一个 FPGA 的对外信号数过多时，会导致 FPGA 内部布线拥塞，进而导致编译失败。因此，本赛题要求每个 FPGA 的对

外互联数目不能超过给定上限。一个 **FPGA** 的对外互联数被定义为：包含位于这个 **FPGA** 上的节点且被割超边的权重总和。

有些情况下，将电路中的逻辑单元复制到多个需要的 **FPGA** 上产生信号会带来更好的系统性能。例如下图所示，此时存在三条边被切割。如果将节点 **B** 移动到 **FPGA 2** 中，又会带来两条新的边被切割。但如果将节点 **B** 复制一份到 **FPGA 2** 中，则可以只有一条边被切割，从而以资源使用量增加为代价优化了系统性能。在 **FPGA** 资源使用量不超限制的情况下，本赛题不限制复制的节点数目。请注意，由复制产生的节点需要完整接收输入信号，并且点只能向同 **FPGA** 内的节点发出信号。

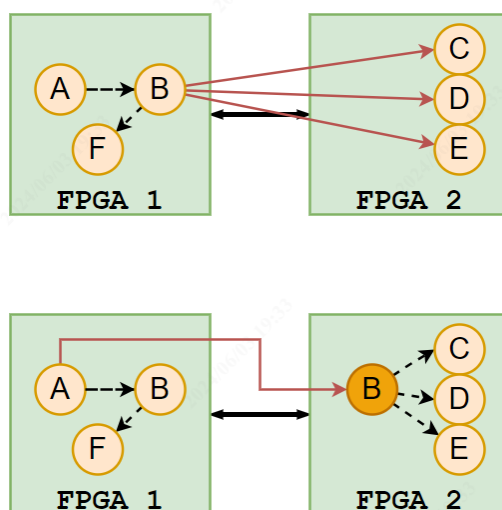


图 5 逻辑复制示意图

参赛选手需要提交满足上述要求的可执行文件(如果使用了动态库,需要包含相关运行所需文件),并确保其可以在竞赛服务器上正确运行。

六、评分标准

优化目标: 总 hop 路径长度。对于每一个超边,若它的节点在 x 个不同的 FPGA 上,就会包含 $x - 1$ 条 hop 路径。Hop 路径的长度被定义为中转需要的最小 FPGA 数目+1。例如下面的例子中,这个超边的权重是 3,其中有 4 个节点,红色的为驱动节点,它被放置在 FPGA 1 上。此时产生了两条路径,FPGA 1-2 与 FPGA 1-6,他们的 hop 路径长度分别为 1 与 2。因此这条超边带来的 hop 路径长度总共为 $3 * (1 + 2) = 9$ 。

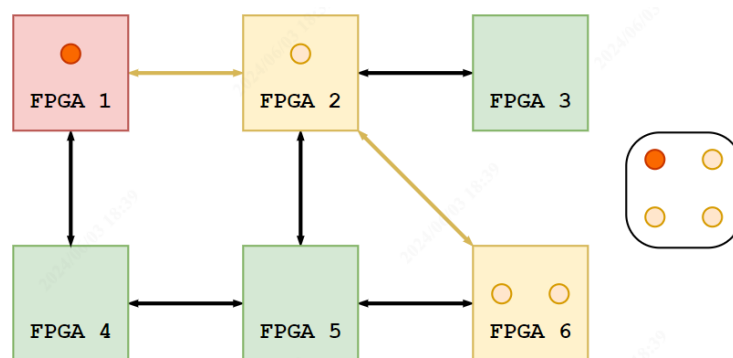


图 6 Hop 路径长度计算方法示意图

运行时间限制:需要保证在所有的测例中,运行时间不能超过 1 小时(该运行时间包括数据读入及结果输出耗时)。在结果

合法的前提下，算法的运行时间也是评判的标准之一。本赛题支持多线程，但允许的最大运行线程数为 4。

运行内存限制：需要保证在所有的测例中，峰值内存消耗小于 32GB。

计分细则：对于每个 case，本赛题会使用评估工具运行选手提供的可执行文件，并对结果进行打分。我们将对所有分数进行排序并赋分。假设共有 20 支队伍参赛，第一名将获得 20 分，第二名 19 分，以此类推。最终将所有 case 的得分加权相加，作为最终得分。对于每个 case，它的分数越小则排名越靠前。此分数包含两部分，假设 hop 路径总长度为 x ，程序运行时间为 y 秒，则得分为：

$$\text{score} = x * [1 + 0.2 * (\frac{y}{3600})]$$

若结果不合法或运行时间超过 1 小时，则在此 case 中排名为最后一名。

七、测例情况

赛题定义 pin 数目为所有超边上节点数目的总和，即：

$$Pin\text{数目} = \sum_{e \in E} |e|$$

所有测例的规模情况如下表所示，其中公开测例的打分权重低于隐藏测例。

表 1 测例情况表

编号	状态	权重	数据规模
1	公开	0.6	Pin 数目 ≤ 100 , FPGA 数目 ≤ 4
2			Pin 数目 $\leq 1W$, FPGA 数目 ≤ 8
3			Pin 数目 $\leq 20W$, FPGA 数目 ≤ 32
4			Pin 数目 $\leq 500W$, FPGA 数目 ≤ 64
5~6	隐藏	1	Pin 数目 $\leq 1W$, FPGA 数目 ≤ 8
7~8			Pin 数目 $\leq 20W$, FPGA 数目 ≤ 32
9			Pin 数目 $\leq 100W$, FPGA 数目 ≤ 64
10			Pin 数目 $\leq 500W$, FPGA 数目 ≤ 64

输入文件：

design.info: 描述每个 FPGA 的最大对外互联数与可用资源量

design.are: 描述每个节点使用的资源量

design.net: 描述每个超边的权重以及它包含的节点

design.topo: 描述 FPGA 之间的连线以及最大 hop 距离

输出文件:

design.fpga.out: 描述分割方案

八、样例

输入样例:

design.info: 每行一个 FPGA，第一个数字为它的最大对外互联数，后面 8 个数字分别表示 8 种资源的最大可用量。

FPGA1 100 10 0 2 0 2 0 2 4

FPGA2 100 10 2 2 0 2 0 2 4

design.are: 每行一个节点，后面 8 个数字分别表示 8 种资源使用量。

g1 9 0 2 0 0 0 0 0

g2 5 0 1 0 0 0 0 0

g3 4 0 0 0 0 0 0 0

g4 1 0 0 0 0 0 0 0

design.net: 每行一个超边，第一个节点为 source 节点，后面的数字表示超边权重，后续若干节点表示 drain 节点。

g4 9 g1

g4 10 g3

g2 3 g1 g4

design.topo: 第一行一个数字表示允许的最大 hop 距离。
每行一条 FPGA 之间的物理连线，表示给出的两个 FPGA 之间存在连线。

1

FPGA1 FPGA2

输出样例：

design.fpga.out: 每一行表示一个 FPGA，后续跟若干节点，表示被划分到这个 FPGA 的所有节点，被复制出的新节点用 “*” 标识。

FPGA1: g2 g3 g4

FPGA2: g1 g4*

输出的划分方案在图 7 种展示，三条超边用不同的颜色表示。

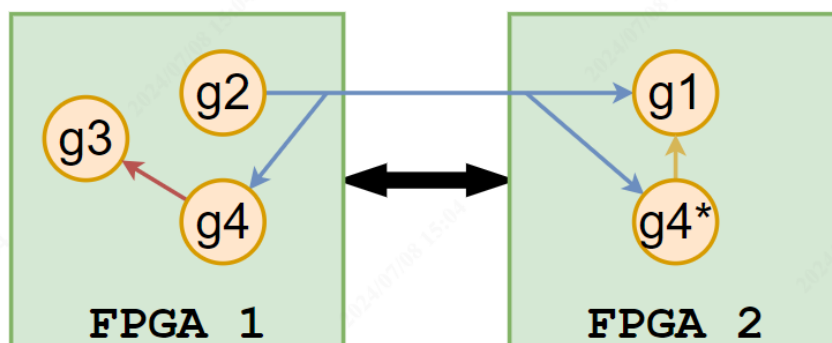


图 7 输出划分方案示意图

约束条件计算：

(1) FPGA1 上资源总使用：10 0 1 0 0 0 0 0

FPGA2 上资源总使用：10 0 2 0 0 0 0 0

均资源使用量均不超过可用资源。

(2) 每一个节点都出现在输出文件中。

(3) FPGA1 对外互联 3 ;FPGA2 对外互联 3,均小于 100。

(4) 只有一条 hop 路径，它的长度为 1，小于等于 1。

综上，满足了所有约束目标

优化目标计算：

被切割的超边权重为 3，hop 只有一条 hop 距离为 1 的路径，因此目标函数值为 $3*1=3$ 。

九、参考资料

[1] Ü. V. Çatalyürek et al., “More Recent Advances in (Hyper)Graph Partitioning.” arXiv, Jun. 30, 2022. Accessed: Sep. 12, 2022. [Online]. Available: <http://arxiv.org/abs/2205.13202>

[2] S. Schlag, T. Heuer, L. Gottesbüren, Y. Akhremtsev, C. Schulz, and P. Sanders, “High-Quality Hypergraph Partitioning,” ACM J. Exp. Algorithmics, vol. 27, pp. 1–39, Dec. 2022, doi: 10.1145/3529090.

[3] (书) 超大规模集成电路物理设计 从图分割到时序收敛

*本赛题指南未尽问题，见赛题 Q&A 文件